

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-274079

(43)Date of publication of application : 08.10.1999

(51)Int.Cl. H01L 21/20
H01L 21/203
H01L 21/205

(21)Application number : 10-079857

(71)Applicant : ANGSTROM TECHNOLOGY
PARTNERSHIP
HITACHI LTD

(22)Date of filing : 26.03.1998

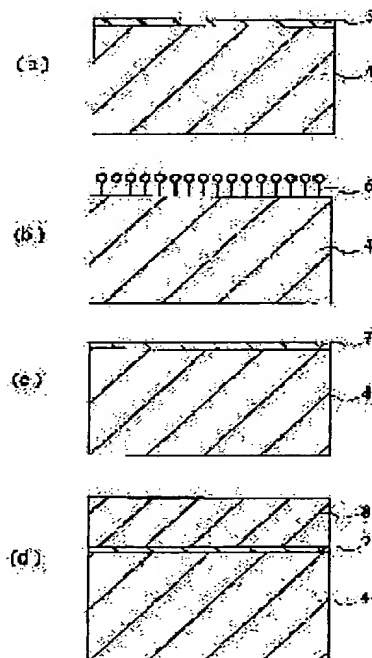
(72)Inventor : TAMURA MASAO
HIROYAMA YUICHI

(54) SEMICONDUCTOR DEVICE AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a high-quality intermediate layer (buffer layer) which permits epitaxial growth of a thin film of high-quality crystalline nitride semiconductor on an inexpensive Si substrate.

SOLUTION: An Si substrate 4 is dipped in, for example, a 1% HF aqueous solution and chemically cleaned to remove a natural oxide film 5 from a surface of the Si substrate 4 and form a hydrogen end face 6. Next, the Si substrate 4 is loaded in a molecular beam epitaxy(MBE) system and heated at about 900° C for 15 minutes in an ethanol (C₂H₅OH) atmosphere of about 10⁻⁶ Torr, thereby forming a monocrystalline SiC thin film 7 with a thickness of about 2 nm on the surface of the Si substrate 4. Then, a GaN film 8 is epitaxially grown to a thickness of 50 nm at a substrate temperature of 600° C for a 1-hour reaction time by the MBE using, for example, organic gallium gas and ammonia (NH₃) as source gases.



LEGAL STATUS

[Date of request for examination] 26.03.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 2927768

[Date of registration] 14.05.1999

[Number of appeal against examiner's decision of rejection]

BEST AVAILABLE COPY

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] It is the semiconductor device characterized by being what controls amorphous-ization by nitriding of said silicon substrate in the case of said epitaxial growth while it is the semiconductor device which has the silicon substrate which consists of single crystal silicon, the interlayer formed on said silicon substrate, and the nitride semi-conductor layer by which epitaxial growth was carried out on said interlayer and said interlayer eases the lattice constant difference of said silicon substrate and a nitride semi-conductor layer.

[Claim 2] It is the semiconductor device which is a semiconductor device according to claim 1, and is characterized by said interlayer being the carbonization silicone film or silicon germanium film which has the crystal structure.

[Claim 3] It is the semiconductor device which is a semiconductor device according to claim 1 or 2, and is characterized by said interlayer's thickness being 10nm or less.

[Claim 4] The semiconductor device characterized by having which structure of 2nd structure ** whose crystal structure of said interlayer and a nitride semi-conductor layer it is a semiconductor device according to claim 1, 2, or 3, the front face of said silicon substrate is an equivalent front face as physically as a field (100), the 1st structure where the crystal structure of said interlayer and a nitride semi-conductor layer is cubic system, or the front face of said silicon substrate is an equivalent front face as physically as a field (111), and is hexagonal system.

[Claim 5] It is the semiconductor device which is a semiconductor device given in any 1 term of claims 1-4, and is characterized by the lattice constant difference of said interlayer and a nitride semi-conductor layer being 5% or less.

[Claim 6] The manufacture approach of the semiconductor device characterized by forming the single crystal thin film which eases the lattice constant difference of said substrate and said nitride semi-conductor layer on the principal plane of said substrate as pretreatment of the process which carries out epitaxial growth of the nitride semi-conductor layer on the substrate which consists of single crystal silicon.

[Claim 7] It is the manufacture approach of the semiconductor device characterized by being the manufacture approach of a semiconductor device according to claim 6, and forming said single crystal thin film by heat-treating said substrate in the ambient atmosphere of the gas which consists of a molecule containing a carbon atom or a germanium atom, and a hydrogen atom.

[Claim 8] The manufacture approach of the range whose temperature of said substrate it is the manufacture approach of a semiconductor device according to claim 7, and is 700 degrees C - 1300 degrees C about the conditions of said heat treatment, and the semiconductor device characterized by making the processing time into the range of 1 second - 1 hour.

[Claim 9] The manufacture approach of the semiconductor device which is the manufacture approach of a semiconductor device given in any 1 term of claims 6-8, and is characterized by processing said substrate with the acidic solution containing hydrogen before formation of said single crystal thin film.

[Claim 10] It is the manufacture approach of the semiconductor device characterized by being the manufacture approach of a semiconductor device given in any 1 term of claims 6-9, and

forming said nitride semi-conductor layer using the molecular-beam-epitaxy method which used the halide gaseous-phase epitaxy method, the organic metal chemical reaction grown method, the organic metal molecular-beam grown method, or the source of a nitrogen radical.

[Translation done.]

* NOTICES *

JPO and NCIP are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention is applied to the technique to which heteroepitaxial growth of the large nitride compound semiconductor layer of a lattice constant difference with a substrate is carried out especially about a semiconductor device and its manufacturing technology, and is effective.

[0002]

[Description of the Prior Art] For example, the nitride semi-conductor attracts attention as an ingredient applicable to light emitting diode (LED:Light Emitting Diode), semiconductor laser (LD:Laser Diode), etc. as indicated by July 10, 1996, the Japan Society of Applied Physics issue, "volume [of application physics / 65th] No. 7", and p676-p686.

[0003] As a nitride semi-conductor, gallium nitride (GaN), aluminum nitride (AlN), nitriding in JUUMU (InN), etc. have an III-V group nitride system compound semiconductor as indicated by this reference. Since it is possible to make it change in the range whose band gap is 1.95-6.0eV as for these nitrides semi-conductor, it can expect application to the light emitting device which covers the wavelength field from red to ultraviolet. Moreover, since it has the band structure of a direct transition mold in addition to the property that these nitrides semi-conductors are a high degree of hardness, high-melting, and high temperature conductivity, implementation of high brightness and an efficient light emitting device is expected.

[0004] A nitride semi-conductor, for example, GaN, has the melting point as high as 1700 degrees C, and since the equilibrium vapor pressure of nitrogen is moreover high, melt growth (bulk crystal growth) is difficult for it. For this reason, like a publication in said reference, sapphire (aluminum 2O3) etc. is used as a growth substrate, and on it, epitaxial growth of the GaN which is a crystal thin film is carried out, and it is formed. as an epitaxial grown method -- halide gaseous-phase epitaxy (HVPE) -- law and organic metal chemical reaction growth (MOCVD) -- law and organic metal molecular-beam growth (MOMBE) -- law and RF induction molecular-beam growth (RF-MBE) -- law etc. is known. Moreover, if it considers as the growth substrate of a nitride semi-conductor, gallium arsenide (GaAs), carbonization silicon (SiC), silicon (Si), etc. can think.

[0005] It is common knowledge that originate in a substrate and a growth phase (misfit: f), for example, a lattice constant difference with GaN, the crystallinity of a growth phase gets worse in the case of this epitaxial growth, and conductivity control of p mold by installation of an impurity or n mold becomes difficult. For example, if GaN is taken for an example, the misfit f, such as GaN, aluminum 2O3, GaAs, and Si, will exceed 15% very greatly. On the other hand, in SiC, the misfit f with a nitride semi-conductor is about 2% small as given also in said reference. For this reason, it is possible to grow up the crystal thin film of a direct nitride semi-conductor on a SiC substrate.

[0006] In the combination of a substrate (for example, aluminum 2O3, GaAs, Si) and a nitride semi-conductor with which Misfit f exceeds 10%, a thin film suitable between a substrate and a growth phase is inserted in said reference as a publication, and a means to aim at relaxation of Misfit f is taken. It enables this to obtain a good epitaxial growth phase.

[0007] It is known that the above mentioned misfit f of aluminum 2O3 and GaAs etc. is comparatively easy surface treatment in a large substrate, a buffer layer is formed in the surface layer, and the crystal thin film of a good nitride semi-conductor can be grown up on the buffer layer. For example, aluminum 2O3 In formation of the nitride semi-conductor thin film to a substrate top, it also sets to which grown method of the HVPE, MOCVD, MOMBE, or RF-MBE method, and is aluminum 2O3 about a nitrogen raw material. By irradiating a substrate front face, it is aluminum 2O3. The **** aluminimium nitride (AlN) film can be extremely formed on the front face of a substrate. This AlN film is minded and the crystal thin film of nitride semi-conductors, such as GaN, AlN, and InN, is aluminum 2O3. It is formed on a substrate.

[0008]

[Problem(s) to be Solved by the Invention] As mentioned above, on a SiC substrate, they are direct and aluminum 2O3. On a substrate or a GaAs substrate, the crystal thin film of a nitride semi-conductor is formed through the AlN film. However, if a cheap substrate can be used like Si substrate, convenience on cost competitiveness is good.

[0009] However, if it is going to use Si as a substrate, the front face of Si substrate makes it amorphous by the exposure to Si substrate of the department of nitrogen Hara, and growth of the nitride semi-conductor thin film of a good single crystal is very difficult. Therefore, in order to grow up the crystal thin film of a nitride semi-conductor on Si substrate, it is necessary to deposit the crystal thin film of a nitride semi-conductor using the substrate which deposited beforehand the SiC film and the GaAs film with a thickness of several microns on Si substrate, and deposited this SiC film and GaAs film with the above mentioned epitaxial grown method.

[0010] However, by the approach using the substrate to which epitaxial growth of such SiC film or the GaAs film was carried out, in order that an epitaxial growth process may cover multiple times, a production process becomes complicated.

[0011] Moreover, the crystal thin film of the nitride semi-conductor which grew on it thickly [the thickness of the SiC film on Si substrate or the GaAs film] since the quality was not necessarily enough also has the fault that it is the imperfect film.

[0012] Furthermore, conventional aluminum 2O3 If the crystal structure serves as hexagonal system and, as for nitride semi-conductors, such as GaN by which epitaxial growth was carried out on the field (0001) of a substrate, takes into consideration the workability of a thin film, and the ease of a production process, as for the crystal structure of a nitride semi-conductor, it is desirable that it is cubic system.

[0013] The purpose of this invention is faced carrying out epitaxial growth of the crystal thin film of a nitride semi-conductor on Si substrate, and is to prevent amorphous-ization of Si substrate front face.

[0014] Other purposes of this invention are to offer the technique of the good middle class (buffer layer) who can do epitaxial growth of the crystal thin film of a good nitride semi-conductor on Si substrate.

[0015] The purpose of further others of this invention is to simplify said interlayer's formation process.

[0016] The purpose of further others of this invention is to offer the technique which can form the crystal thin film of a good nitride semi-conductor on Si substrate.

[0017] The purpose of further others of this invention is to offer the technique which chooses which the crystal structure of cubic system or hexagonal system as arbitration, and can form the crystal thin film of a nitride semi-conductor on Si substrate.

[0018] The other purposes and the new description will become clear from description and the accompanying drawing of this specification along [said] this invention.

[0019]

[Means for Solving the Problem] It will be as follows if the outline of a typical thing is briefly explained among invention indicated in this application.

[0020] (1) It is characterized by for the semiconductor device of this invention being a semiconductor device which has a single crystal silicon substrate, an interlayer on a silicon substrate, and the nitride semi-conductor layer by which epitaxial growth was carried out on the interlayer, and being what controls amorphous-ization by nitriding of the silicon substrate in the

case of epitaxial growth, while this interlayer eases the lattice constant difference of a silicon substrate and a nitride semi-conductor layer.

[0021] According to such a semiconductor device, existence of an interlayer enables it to form a good nitride semi-conductor layer on a cheap silicon substrate. That is, since an interlayer is what controls amorphous-ization of the silicon substrate surface in the case of epitaxial growth while easing the lattice constant difference of a silicon substrate and a nitride semi-conductor layer, he makes possible epitaxial growth of a nitride semi-conductor layer, and prevents crystalline aggravation of the nitride semi-conductor layer by the mismatching of a lattice constant.

[0022] Moreover, an interlayer can be taken as the carbonization silicone film or silicon germanium film which has the crystal structure. Thus, by using an interlayer as the crystal thin film of a carbonization silicone film or the silicon germanium film, the mismatching of a lattice constant is eased and an interlayer's amorphous-ization can be prevented.

[0023] Moreover, an interlayer's thickness can be set to 10nm or less. Thereby, an interlayer's surface surface smoothness is improved and the crystallinity of a nitride semi-conductor layer can be made good. That is, although it will originate in aggravation of the shape of an interlayer's surface type and the crystallinity of a nitride semi-conductor layer will fall if an interlayer's thickness becomes thick, the above faults can be controlled by setting an interlayer's thickness to 10nm or less.

[0024] Moreover, when the crystal structure of an interlayer and a nitride semi-conductor layer can be made into cubic system when the front face of a silicon substrate is physically used as an equivalent front face with a field (100), and the front face of a silicon substrate is physically used as an equivalent front face with a field (111), the crystal structure of an interlayer and a nitride semi-conductor layer can be made into hexagonal system. Thus, in the semiconductor device of this invention, it can have the crystal structure of a nitride semi-conductor layer for any of cubic system or hexagonal system being by choosing field bearing of the front face of a silicon substrate. When the crystal structure of a nitride semi-conductor layer is made into cubic system, the workability improves and it becomes possible to simplify a production process.

[0025] Moreover, the lattice constant difference of an interlayer and a nitride semi-conductor layer can be made into 5% or less. If a lattice constant difference is 5% or less, it will become possible to form the crystal thin film of the nitride semi-conductor which has good crystallinity with epitaxial growth.

[0026] (2) The manufacture approach of the semiconductor device of this invention forms the single crystal thin film which eases the lattice constant difference of a substrate and a nitride semi-conductor layer on the principal plane of a substrate as pretreatment of the process which carries out epitaxial growth of the nitride semi-conductor layer on the substrate of single crystal silicon.

[0027] Since the single crystal thin film which eases the lattice constant difference of a substrate and a nitride semi-conductor layer is formed according to the manufacture approach of such a semiconductor device, a good nitride semi-conductor layer can be grown epitaxially on the substrate of single crystal silicon. Moreover, since the thin film of a single crystal is formed, amorphous-ization of a silicon substrate surface can be prevented and epitaxial growth of a nitride semi-conductor layer can be made possible.

[0028] This single crystal thin film can be formed by heat-treating a substrate in the ambient atmosphere of the gas which consists of a molecule containing a carbon atom or a germanium atom, and a hydrogen atom. Thus, by heat-treating a substrate in the ambient atmosphere of the gas which consists of a molecule containing a carbon atom or a germanium atom, and a hydrogen atom, the thin film of SiC or SiGe is formed on a silicon substrate as a single crystal thin film, and the single crystal thin film of this SiC or SiGe is operated as the middle class in the case of the epitaxial growth of a nitride semi-conductor layer (buffer layer). Thereby, a good nitride semi-conductor layer can be grown epitaxially on a silicon substrate. Moreover, in this way, SiC on a silicon substrate or the single crystal thin film of SiGe can be formed only by easy heat treatment, and a complicated process like the conventional technique does not need to be used for it. Thereby, a process can be simplified. That is, a single crystal thin film can be formed, using

the reactor (reaction vessel) of the epitaxial growth of the nitride semi-conductor layer performed after formation of a single crystal thin film as it is (pretreatment).

[0029] Moreover, the conditions of heat treatment can make the range whose temperature of a substrate is 700 degrees C - 1300 degrees C, and the processing time the range of 1 second - 1 hour. According to this condition, thickness of SiC on a silicon substrate or the single crystal thin film of SiGe can be set to 10nm or less, and the crystallinity of a nitride semi-conductor layer can be made good.

[0030] Moreover, a substrate can be processed with the acidic solution containing hydrogen before formation of a single crystal thin film. Thereby, termination of the front face of the silicon substrate before formation of a single crystal thin film can be carried out by the hydrogen atom, and the cleanliness can be held.

[0031] Moreover, a nitride semi-conductor layer can be formed using the halide gaseous-phase epitaxy method, an organic metal chemical reaction grown method, an organic metal molecular-beam grown method, or the molecular-beam-epitaxy method that used the source of a nitrogen radical. That is, if the single crystal thin film (interlayer) of this invention is used, it is possible for it not to be necessary to limit the formation approach of a nitride semi-conductor layer, and to adopt all epitaxial grown methods especially.

[0032]

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained to a detail based on a drawing.

[0033] (Gestalt 1 of operation) Drawing 1 is the sectional view having shown the process until it deposits the gallium nitride film on the silicon substrate of the semiconductor device of the gestalt of this operation.

[0034] The gestalt of this operation explains the process which passes through and carries out terrorism epitaxial growth of the gallium nitride film on Si substrate as an example of a typical nitride semi-conductor layer.

[0035] First, the Si substrate 4 with field bearing of (001) is prepared, and a suitable approach cleans a front face chemically (drawing 1 (a)). The natural oxidation film 5 is formed in the front face of the Si substrate 4 in this condition.

[0036] Next, the Si substrate 4 is dipped into 1% of HF water solution, and chemical cleaning is performed (drawing 1 (b)). By this, while removing the natural oxidation film 5 of the front face of the Si substrate 4, the joint hand of a surface silicon atom forms the hydrogen termination side 6 by which termination was carried out from hydrogen. This hydrogen termination side 6 holds the cleanliness of the front face of the Si substrate 4, and functions as a kind of protective coat.

[0037] Next, the Si substrate 4 is introduced in molecular-beam crystal growth (MBE) equipment, and the single crystal SiC thin film 7 of about 2nm thickness is formed in the front face of the Si substrate 4 (drawing 1 (c)). In the ambient atmosphere of the ethanol (C_2H_5OH) of about ten to 6 Torr, the Si substrate 4 is heat-treated the condition for the temperature of about 900 degrees C, and 15 minutes, and formation of the single crystal SiC thin film 7 forms it.

[0038] Such a single crystal SiC thin film 7 eases the difference (misfit f) of the lattice constant of the GaN film 8 and the lattice constant of the Si substrate 4 which are formed at degree process. That is, although Misfit f becomes 15% or more and the epitaxial growth of the good GaN film cannot be expected when it is going to deposit the direct GaN film 8 on the Si substrate 4, the misfit f of the single crystal SiC thin film 7 and the GaN film 8 becomes about 2%, and it becomes possible to form the crystalline good GaN film 8 on the Si substrate 4.

[0039] Moreover, the single crystal SiC thin film 7 has the function to prevent amorphous-ization of Si substrate 4 front face by deposition of the GaN film 8 of degree process. Thereby, the difficulty of the epitaxial growth of the GaN film 8 resulting from amorphous-ization of Si substrate 4 front face is avoidable. That is, inhibition of amorphous-izing and the effectiveness of relaxation of Misfit f become possible [forming the good GaN film 8 on the cheap Si substrate 4 conjointly].

[0040] Thus, according to examination of this invention person, it is considered that the single

crystal SiC thin film 7 is formed of a mechanism [like] below that the good GaN film 8 can be formed on the Si substrate 4 although based on it being a single crystal thin film with the good single crystal SiC thin film 7. namely, the reaction by which the clean surface is held since the front face of the Si substrate 4 is covered with the hydrogen termination side 6, and the carbon in ethanol and the hydrogen of the hydrogen termination side 6 are permuted by said heat treatment -- being generated -- the front face of the Si substrate 4 -- **** -- a thin (about 2nm) SiC thin film is formed. such **** -- since it is what is not formed of deposition reactions, such as CVD, and is formed of adhesion in the front face of the Si substrate 4, and a substitution reaction, a thin SiC thin film is formed as a good single crystal thin film reflecting the crystallinity of the Si substrate 4.

[0041] Moreover, the single crystal SiC thin film 7 is formed in the front face of the Si substrate 4 of the easy above heat treatments, and heat treatment is performed within the molecular-beam crystal growth (MBE) equipment for forming the GaN film 8. Thereby, the single crystal SiC thin film 7 can be formed simple not as the process in the independent thermal treatment equipment but as pretreatment of the molecular-beam crystal growth process of degree process. Consequently, the good GaN film 8 can be formed on the cheap Si substrate 4 according to a simple heat treatment process, without adopting a complicated process to which epitaxial growth of the thick SiC film or the GaAs film is carried out on the Si substrate 4.

[0042] In addition, although the case of about 2nm was illustrated as thickness of the single crystal SiC thin film 7, as long as the single crystal SiC thin film 7 is formed as uniform film on the Si substrate 4, even if still thinner, it does not care about (thickness of monoatomic layer extent). As long as the silicon wafer which can be marketed or manufactured actually is used according to experiment examination of this invention person, about 2nm thickness is required. Since one atomic layer of single crystal SiC thin films 7 is not necessarily formed at a time and they are formed in island shape, if this does not become about 2nm thickness, it is because it does not become the wrap film about all the front faces of the Si substrate 4. However, as long as this invention is not necessarily limited to this thickness 2nm or more and the single crystal SiC thin film 7 is formed as film, it is as aforementioned that the thickness of monoatomic layer extent is sufficient.

[0043] Moreover, as for the thickness of the single crystal SiC thin film 7, it is desirable that it is 10nm or less. According to experiment examination of this invention person, formation of the single crystal SiC thin film 7 is formed when adhesion of a carbon atom and a substitution reaction with a hydrogen atom arise as aforementioned, but a silicon atom will be supplied from the Si substrate 4. From the Si substrate 4, is not necessarily supplied to homogeneity and supply of this silicon atom not necessarily tends to be alternatively supplied from a certain specific field (to ununiformity). For this reason, if a pit-like crevice is formed in this specific field and the thickness of the single crystal SiC thin film 7 becomes thick, this crevice will be expanded and the surface mol follow G of the single crystal SiC thin film 7 will deteriorate. This also means crystalline degradation of the single crystal SiC thin film 7. According to examination of this invention person, the level of the irregularity of the permissible single crystal SiC thin film 7 is extent with which the thickness of the single crystal SiC thin film 7 is equivalent to 10nm. For this reason, it will be desirable that the thickness of the single crystal SiC thin film 7 is 10nm or less.

[0044] Next, the GaN film 8 is deposited by the molecular-beam crystal growth method (drawing 1 (d)). Deposition of the GaN film 8 makes material gas for example, organic gallium gas and ammonia (NH₃), is substrate temperature [of 600 degrees C], and reaction-time 1 hour, and carries out epitaxial growth to the thickness of 50nm. Growth rates are about 50 nm/h. Thus, the heteroepitaxial growth film of GaN which is illustrated is manufactured.

[0045] At this process, since the single crystal SiC thin film 7 is formed of the above mentioned pretreatment, the front face of the Si substrate 4 is nitrided with the ammonia which is reactant gas of the GaN film 8, and it is not made amorphous. Moreover, the crystallinity can be made good even if it is the GaN film 8 formed on the Si substrate 4, since the single crystal SiC thin film 7 with which Misfit f is eased is formed. Therefore, conductivity control of p mold by the impurity installation to the nitride semi-conductor layer formed in the GaN film 8 or its upper

layer or n mold is possible, and it is possible to apply to an efficient and highly efficient component.

[0046] In addition, although the example which forms the GaN film 8 by the molecular-beam crystal growth method was shown, it can form here using other epitaxial grown methods, for example, the halide gaseous-phase epitaxy method, an organic metal chemical reaction grown method, or the molecular-beam-epitaxy method using the source of a nitrogen radical.

[0047] Then, the compound semiconductor layer of the GaN system of arbitration is formed, and LED of double hetero structure, LED of single quantum well (SQW) structure, or LD of multiplex quantum well (MQW) structure can be formed.

[0048] If the manufacture approach of the semiconductor device of the gestalt this operation is used, the GaN film 8 which has good crystallinity can be formed simple on the cheap Si substrate 4.

[0049] Drawing 2 and drawing 3 show the crystal evaluation result of the GaN film formed of the gestalt of this operation, drawing 2 is the pattern photograph which observed the reflective high energy electron beam diffraction (RHEED) graphic form, and drawing 3 is the cross-section photograph of an interface part observed with the transmission electron microscope.

[0050] Observation of a reflective high energy electron beam diffraction (RHEED) graphic form performs ** in MBE equipment after growth of the GaN film 8. It turns out that the GaN film 8 by which heteroepitaxial growth was carried out is a single crystal object which has the crystal structure of a cubic (zinc-blend) mold so that clearly from the analysis of this result.

[0051] Moreover, as it is the result of the cross-section photograph shown in drawing 3 taking out said Si substrate 4 from an MBE room, and observing the interface part of the GaN film 8 with a cross-section transmission electron microscope and is shown in drawing, it turns out that SiC which has the thickness of about 2nm in the interface of the GaN film 8 and the Si substrate 4 which are the heteroepitaxial growth film is formed, and that formation of an amorphous layer is not seen in the front face of the Si substrate 4. It turns out that it is prevented with the single crystal SiC thin film 7 with which the damage by the nitrogen raw material exposure at the time of growing epitaxially formed the GaN film 8 previously so that clearly from these observation results. In addition, as for the single crystal SiC thin film 7, it is checked by reflective high energy electron beam diffraction that it is a single crystal.

[0052] (Gestalt 2 of operation) In the gestalt 1 of operation, although the example of formation of the single crystal SiC thin film 7 in an ethanol ambient atmosphere was explained, the SiC thin film of a single crystal is formed into hydrocarbon system gas ambient atmospheres, such as acetylene and ethylene, also except an ethanol ambient atmosphere. That is, an ambient atmosphere required for formation of the single crystal SiC thin film by heat treatment is realizable with the molecule ambient atmosphere which contains carbon and hydrogen at least. Here, it is checked by this invention person that effect does not arise especially in formation of a single crystal SiC thin film even if it is the molecule which contains oxygen like ethanol. Moreover, in hydrocarbon system gas, a carbonaceous joint format (that is, is it single association or is a double bond?) does not influence especially formation of a single crystal SiC thin film, either.

[0053] Next, heat treatment temperature and the processing pressure force explain to the thickness of a single crystal SiC thin film using Table 1 how it influences in the case of formation of the single crystal SiC thin film in a hydrocarbon system gas ambient atmosphere.

[0054]

[Table 1]

表 1

圧力 [Torr]	5×10^{-5}	5×10^{-6}	5×10^{-7}
温度 [°C]			
850	20	--	--
900	50	20	--
950	100	40	20

[0055] Table 1 is a result table of an experiment having shown the difference of the temperature of heat treatment of the thickness of a single crystal SiC thin film [/ in reaction-time 10 minutes] and the pressure of a processing ambient atmosphere. In addition, the unit of thickness is angstrom.

[0056] The thickness of a single crystal SiC thin film becomes thick, so that a pressure is high, and the thickness of a single crystal SiC thin film tends to become thick, so that the temperature of processing is high. Moreover, a pressure is low and the field ("—" shows among a table) in which a single crystal SiC thin film is not formed exists in the field where temperature is low. Thus, since it is dependent on a pressure and time amount, the formation rate of a single crystal SiC thin film can adjust reaction time, and can obtain predetermined thickness. However, thickness becomes large linearly to reaction time, when it is 20nm or less, but if set to 20nm or more, supply of the silicon from a substrate will not be carried out, but thickness will be saturated. In the case of 5×10^{-5} Torr, in the case of 5×10^{-6} Torr, the time amount with which thickness is saturated is about 60 minutes for about 20 minutes for about 10 minutes in the case of 5×10^{-7} Torr.

[0057] In addition, although the case where temperature is 850 degrees C – 950 degrees C is illustrated, it is checking that a single crystal SiC thin film can be formed by selection of reaction pressure in a 700–1300-degree C temperature requirement here. Moreover, although it is as aforementioned that the thickness of a single crystal SiC thin film can be formed to about 20nm, the range of the optimal thickness is 2nm – 10nm. Therefore, the optimal thickness can be chosen based on said experimental result, and reaction time can be made into the range of 1 second – 1 hour.

[0058] (Gestalt 3 of operation) Drawing 4 is the sectional view having shown an example of the light emitting diode which is the gestalt of other operations of this invention. The light emitting diode (LED) of the gestalt 3 of this operation It has single quantum well (SQW) structure. On the single crystal silicon substrate 11 It has the interlayer 12 who consists of a single crystal SiC thin film which was explained with the gestalten 1 and 2 of operation, the n mold GaN barrier layer 13, the undoping InGaN well layer 14, the p mold AlGaIn barrier layer 15, and the p mold GaN contact layer 16. In contact with the n mold GaN barrier layer 13, the p electrode 18 is formed in contact with the n electrode 17 and the p mold GaN contact layer 16.

[0059] In such LED, since the interlayer 12 who can constitute cheaply using the single crystal silicon substrate 11, and consists of a single crystal SiC thin film is formed in the interface of the single crystal silicon substrate 11 and the n mold GaN barrier layer 13, the crystallinity of the undoping InGaIn well layer 14 formed in the n mold GaN barrier layer 13 and its upper layer, the p mold AlGaIn barrier layer 15, and the p mold GaN contact layer 16 can be formed good. Consequently, the crystallinity of the undoping InGaIn well layer 14 grade which is a barrier layer is made good, and efficient and quality LED can be constituted.

[0060] In addition, the approach of forming the interlayer 12 who consists of a single crystal SiC thin film, and the n mold GaN barrier layer 13 on the single crystal silicon substrate 11 is the same as that of the case where the single crystal SiC thin film 7 and the GaN film 8 of gestalten 1 or 2 of operation are formed. moreover, formation of the undoping InGaIn well layer 14, the p mold AlGaIn barrier layer 15, and the p mold GaN contact layer 16 — the n mold GaN barrier layer 13 — the same — MBE — it can carry out using law.

[0061] (Gestalt 4 of operation) Drawing 5 is the sectional view having shown an example of the semiconductor laser of this invention which is the gestalt of other operations further. The semiconductor laser (LD) of the gestalt 4 of this operation has multiplex quantum well (MQW) structure. On the single crystal silicon substrate 11 The gestalt 1 of operation And the interlayer 12 who consists of a single crystal SiC thin film which was explained by 2, the n mold GaN contact layer 19, the n mold InGaIn crack prevention layer 20, the n mold AlGaIn cladding layer 21, the n mold GaN guide layer 22, the InGaIn luminous layer 23, the interior cladding layer 24 of p mold AlGaIn, It has the p mold GaN guide layer 25, the p mold AlGaIn cladding layer 26, and the p mold GaN contact layer 27, and the p electrode 29 is formed in contact with the n electrode 28 and the p mold GaN contact layer 27 in contact with the n mold GaN contact layer 19.

[0062] It can constitute from such LD cheaply like the gestalt 3 of operation using the single

crystal silicon substrate 11. Moreover, since the interlayer 12 who consists of a single crystal SiC thin film is formed in the interface of the single crystal silicon substrate 11 and the n mold GaN contact layer 19, The n mold GaN contact layer 19 And the n mold InGaN crack prevention layer 20 formed in the upper layer, the n mold AlGaIn cladding layer 21, the n mold GaN guide layer 22, the InGaIn luminous layer 23, the interior cladding layer 24 of p mold AlGaIn, the p mold GaN guide layer 25, the p mold AlGaIn cladding layer 26 And the crystallinity of the p mold GaN contact layer 27 can be formed good. Consequently, the crystallinity of the InGaIn luminous layer 23 grade which is a MQW layer is made good, and efficient and quality LD can be constituted.

[0063] In addition, the approach of forming the interlayer 12 who consists of a single crystal SiC thin film, and n mold GaN contact layer 19 grade on the single crystal silicon substrate 11 is the same as that of the gestalt 3 of operation. moreover, formation of n mold GaN contact layer 19 grade -- the gestalt 3 of operation -- the same -- MBE -- it can carry out using law.

[0064] As mentioned above, although invention made by this invention person was concretely explained based on the gestalt of implementation of invention, it cannot be overemphasized that it can change variously in the range which this invention is not limited to the gestalt of said operation, and does not deviate from the summary.

[0065] For example, with the gestalt of said operation, although the SiC film was formed by heat treatment, you may form by the spatter using a SiC raw material etc.

[0066] Moreover, although the gestalt of said operation explained the case where field bearing of Si substrate was a field (001), which field bearings other than a field (001) may be used. It has become clear by experiment of this invention person that bearing of SiC also changes according to field bearing of Si substrate, and the crystal structure of the GaN film 8 also changes from a cubic to hexagonal (hexagonal) further again.

[0067] Furthermore, with the gestalt of said operation, although the heteroepitaxial growth of the GaN film was mainly explained, a compound not only with this but the AlN film, the InN film and these and an III group element, or IV group element etc. is widely applicable also to the heteroepitaxial growth of other nitride semi-conductor film.

[0068] Moreover, although the case of the SiC film was illustrated as an interlayer, it may replace with this and the SiGe thin film of a single crystal may be applied. The same effectiveness as the above is acquired also in this case.

[0069] Moreover, in the gestalten 3 and 4 of operation, although the case where it applied to a light emitting device was explained, it is not restricted to this but you may apply to semiconductor devices, such as IC.

[0070]

[Effect of the Invention] It will be as follows if the effectiveness acquired by the typical thing among invention indicated in this application is explained briefly.

[0071] (1) It faces carrying out epitaxial growth of the crystal thin film of a nitride semi-conductor on Si substrate, and while easing the mismatching of a lattice constant difference, amorphous-ization of Si substrate front face can be prevented.

[0072] (2) The good middle class (buffer layer) who can do epitaxial growth of the crystal thin film of a good nitride semi-conductor on cheap Si substrate can be offered.

[0073] (3) An interlayer can be formed simple.

[0074] (4) The crystal thin film of a good nitride semi-conductor can be formed on Si substrate.

[0075] (5) Which the crystal structure of cubic system or hexagonal system is chosen as arbitration, and the crystal thin film of a nitride semi-conductor can be formed on Si substrate.

[Translation done.]

* NOTICES *

JPO and NCIPJ are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

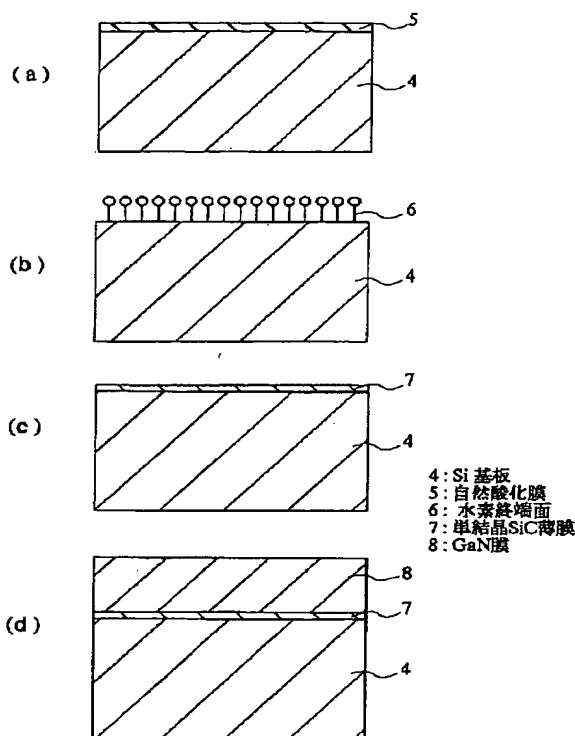
2.*** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DRAWINGS

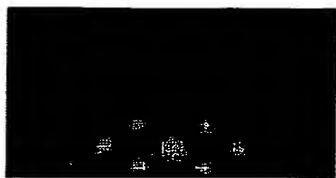
[Drawing 1]

図 1



[Drawing 2]

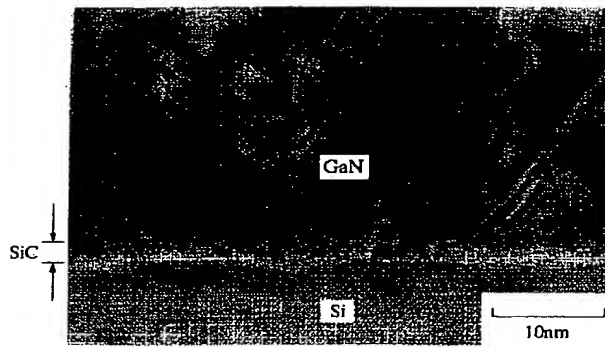
図 2



[Drawing 3]

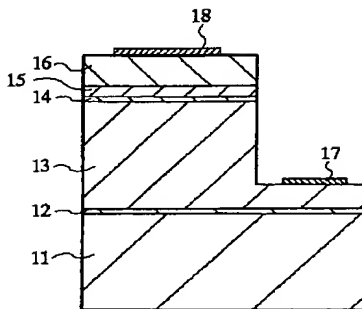
BEST AVAILABLE COPY

図 3



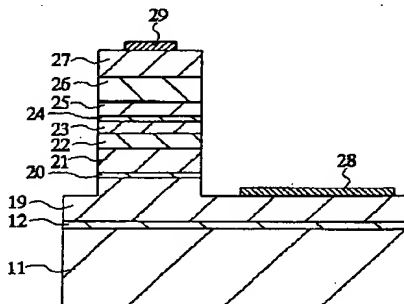
[Drawing 4]

図 4



[Drawing 5]

図 5



[Translation done.]

BEST AVAILABLE COPY

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 21/20
21/203
21/205H 0 1 L 21/20
21/203
21/205

M

審査請求 有 請求項の数 8 O L (全 9 頁)

(21) 出願番号 特願平10-79857

(22) 出願日 平成10年(1998)3月26日

(71) 出願人 594182580

技術研究組合オングストロームテクノロジー
研究機構東京都千代田区東神田2丁目5番12号 龍
角散ビル8階

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 田村 誠男

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 筒井 大和

最終頁に続く

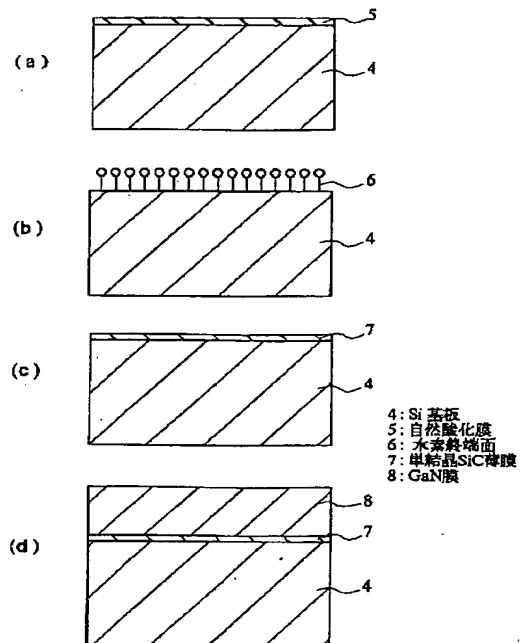
(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【要約】

【課題】 安価な Si 基板上に良質な窒化物半導体の結晶薄膜をエピタキシャル成長させることができる良質な中間層（バッファ層）を提供する。

【解決手段】 Si 基板 4 を、たとえば 1% の HF 水溶液中に浸して化学洗浄を行い、Si 基板 4 の表面の自然酸化膜 5 を除去するとともに水素終端面 6 を形成する。次に、Si 基板 4 を分子線結晶成長 (MBE) 装置内に導入し、Si 基板 4 の表面に約 2 nm の膜厚の単結晶 SiC 薄膜 7 を、約 10^{-6} Torr のエタノール (C_2H_5OH) の雰囲気中で、Si 基板 4 を温度約 900℃、15 分間の条件で加熱処理して形成する。次に、分子線結晶成長法により、たとえば有機ガリウムガスおよびアンモニア (NH_3) を原料ガスとし、基板温度 600℃、反応時間 1 時間で、50 nm の厚さに GaN 膜 8 をエピタキシャル成長させる。

図 1



【特許請求の範囲】

【請求項 1】 単結晶シリコンからなるシリコン基板と、前記シリコン基板上に形成された中間層と、前記中間層上にエピタキシャル成長された窒化物半導体層とを有する半導体装置であって、

前記中間層は、前記シリコン基板と窒化物半導体層との格子定数差を緩和するとともに、前記エピタキシャル成長の際の前記シリコン基板の窒化によるアモルファス化を抑制するものであることを特徴とする半導体装置。

【請求項 2】 請求項 1 記載の半導体装置であって、前記中間層は、結晶構造を有する炭化シリコン膜またはシリコンゲルマニウム膜であることを特徴とする半導体装置。

【請求項 3】 請求項 1 または 2 記載の半導体装置であって、前記中間層の膜厚は 10 nm 以下であることを特徴とする半導体装置。

【請求項 4】 請求項 1、2 または 3 記載の半導体装置であって、前記シリコン基板の表面が (100) 面と物理的に等価な表面であり、前記中間層および窒化物半導体層の結晶構造が立方晶系である第 1 の構造、または、前記シリコン基板の表面が (111) 面と物理的に等価な表面であり、前記中間層および窒化物半導体層の結晶構造が六方晶系である第 2 の構造、の何れかの構造を有することを特徴とする半導体装置。

【請求項 5】 請求項 1～4 の何れか一項に記載の半導体装置であって、前記中間層と窒化物半導体層との格子定数差は、5% 以下であることを特徴とする半導体装置。

【請求項 6】 単結晶シリコンからなる基板上に窒化物半導体層をエピタキシャル成長させる工程の前処理として、前記基板の主面上に前記基板と前記窒化物半導体層との格子定数差を緩和する単結晶薄膜を形成することを特徴とする半導体装置の製造方法。

【請求項 7】 請求項 6 記載の半導体装置の製造方法であって、前記単結晶薄膜は、炭素原子またはゲルマニウム原子と水素原子とを含む分子からなるガスの雰囲気において前記基板を熱処理することにより形成されることを特徴とする半導体装置の製造方法。

【請求項 8】 請求項 7 記載の半導体装置の製造方法であって、前記熱処理の条件を、前記基板の温度が 700℃～1300℃の範囲、処理時間を 1 秒～1 時間の範囲、とすることを特徴とする半導体装置の製造方法。

【請求項 9】 請求項 6～8 の何れか一項に記載の半導体装置の製造方法であって、前記単結晶薄膜の形成前に、前記基板を水素を含む酸性溶液で処理することを特徴とする半導体装置の製造方

法。

【請求項 10】 請求項 6～9 の何れか一項に記載の半導体装置の製造方法であって、前記窒化物半導体層は、ハライド気相エピタキシ法、有機金属化学反応成長法、有機金属分子線成長法、または、窒素ラジカル源を用いた分子線エピタキシ法を用いて形成されることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置およびその製造技術に関し、特に、基板との格子定数差の大きい窒化物化合物半導体層をヘテロエピタキシャル成長させる技術に適用して有効なものである。

【0002】

【従来の技術】たとえば、1996年7月10日、応用物理学会発行、「応用物理第65巻第7号」、p676～p686に記載されているように、発光ダイオード(LED:Light Emitting Diode)や半導体レーザ(LD:Laser Diode)等に適用できる材料として、窒化物半導体が注目されている。

【0003】窒化物半導体としては、同文献に記載されているように、窒化ガリウム(GaN)、窒化アルミニウム(AlN)、窒化インジウム(InN)等、III-V族窒化物系化合物半導体がある。これら窒化物半導体は、バンドギャップが1.95～6.0eVの範囲で変化させることが可能であることから、赤色から紫外までの波長領域をカバーする発光素子への適用が期待できる。また、これら窒化物半導体は、高硬度、高融点、高熱伝導度であるという特性に加えて、直接遷移型のバンド構造を有することから、高輝度、高効率な発光素子の実現が期待される。

【0004】窒化物半導体たとえばGaNは、融点が1700℃と高く、しかも窒素の平衡蒸気圧が高いため、融液成長(バルク結晶成長)が困難である。このため、前記文献に記載のように、サファイア(Al₂O₃)等を成長基板とし、その上に結晶薄膜であるGaNをエピタキシャル成長させて形成される。エピタキシャル成長法としては、ハライド気相エピタキシ(HVPE)法、有機金属化学反応成長(MOCVD)法、有機金属分子線成長(MOMBE)法、高周波誘起分子線成長(RF-MBE)法などが知られている。また、窒化物半導体の成長基板としては、この他にヒ化ガリウム(GaAs)、炭化シリコン(SiC)、シリコン(Si)などが考え得る。

【0005】このエピタキシャル成長の際、基板と成長層たとえばGaNとの格子定数差(ミスフィット:f)に起因して成長層の結晶性が悪化し、不純物の導入によるp型あるいはn型の導電率制御が困難になることは周知である。たとえば、GaNを例にとれば、GaNとAl₂O₃、GaAs、Siなどのミスフィットfは極め

て大きく15%を超える。一方、SiCでは、前記文献にも記載のとおり、窒化物半導体とのミスフィットfは小さく約2%である。このため、SiC基板上に直接窒化物半導体の結晶薄膜を成長することが可能である。

【0006】ミスフィットfが10%を超えるような基板（たとえばAl₂O₃、GaAs、Si）と窒化物半導体との組み合わせでは、前記文献に記載のとおり、基板と成長層との間に適当な薄膜を挿入して、ミスフィットfの緩和をはかる手段が採られる。これにより良好なエピタキシャル成長層を得ることが可能となる。

【0007】前記したミスフィットfが大きい基板の中では、Al₂O₃、GaAsなどは、表面改質が比較的容易であることが知られており、その表面層にバッファ層を形成し、そのバッファ層上に良好な窒化物半導体の結晶薄膜を成長できる。たとえば、Al₂O₃基板上への窒化物半導体薄膜の形成では、HVPE、MOCVD、MOMBEあるいはRF-MBE法のいずれの成長法においても窒素原料をAl₂O₃基板表面に照射することにより、Al₂O₃基板の表面上に極めて薄い窒化アルミニウム（AlN）膜を形成することができる。このAlN膜を介して、GaN、AlN、InN等窒化物半導体の結晶薄膜がAl₂O₃基板上に形成される。

【0008】

【発明が解決しようとする課題】上記のように、SiC基板上には直接、Al₂O₃基板またはGaAs基板上にはAlN膜を介して、窒化物半導体の結晶薄膜が形成される。しかし、Si基板のように安価な基板を用いることができればコスト競争力上都合がよい。

【0009】ところが、Siを基板として用いようすれば、窒素原料のSi基板への照射によりSi基板の表面が非晶質化し、良好な単結晶の窒化物半導体薄膜の成長は極めて困難である。したがって、Si基板上に窒化物半導体の結晶薄膜を成長するためには、前記したエピタキシャル成長法により、Si基板上に数ミクロンの厚さのSiC膜やGaAs膜をあらかじめ堆積し、このSiC膜やGaAs膜を堆積した基板を用いて窒化物半導体の結晶薄膜を堆積する必要がある。

【0010】しかし、このようなSiC膜やGaAs膜をエピタキシャル成長させた基板を用いる方法では、エピタキシャル成長工程が複数回にわたるため、製造工程が複雑となる。

【0011】また、Si基板上のSiC膜やGaAs膜の膜厚が厚く、また、その品質が必ずしも十分でないため、その上に成長された窒化物半導体の結晶薄膜も不完全な膜であるという欠点がある。

【0012】さらに、従来のAl₂O₃基板の（0001）面上にエピタキシャル成長されたGaN等の窒化物半導体は、その結晶構造が六方晶系となり、薄膜の加工性、製造工程の容易性を考慮すれば、窒化物半導体の結晶構造は立方晶系であることが好ましい。

【0013】本発明の目的は、窒化物半導体の結晶薄膜をSi基板上にエピタキシャル成長させるに際し、Si基板表面の非晶質化を防止することにある。

【0014】本発明の他の目的は、Si基板上に良質な窒化物半導体の結晶薄膜をエピタキシャル成長させることができる良質な中間層（バッファ層）の技術を提供することにある。

【0015】本発明のさらに他の目的は、前記中間層の形成工程を簡略化することにある。

10 【0016】本発明のさらに他の目的は、Si基板上に良質な窒化物半導体の結晶薄膜を形成できる技術を提供することにある。

【0017】本発明のさらに他の目的は、立方晶系あるいは六方晶系の何れかの結晶構造を任意に選択してSi基板上に窒化物半導体の結晶薄膜を形成できる技術を提供することにある。

【0018】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

20 【0019】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0020】（1）本発明の半導体装置は、単結晶シリコン基板と、シリコン基板上の中間層と、中間層上にエピタキシャル成長された窒化物半導体層とを有する半導体装置であって、この中間層が、シリコン基板と窒化物半導体層との格子定数差を緩和するとともに、エピタキシャル成長の際のシリコン基板の窒化によるアモルファス化を抑制するものであることを特徴とする。

30 【0021】このような半導体装置によれば、中間層の存在により、安価なシリコン基板上に良質な窒化物半導体層を形成することが可能となる。すなわち、中間層は、シリコン基板と窒化物半導体層との格子定数差を緩和するとともにエピタキシャル成長の際のシリコン基板表面のアモルファス化を抑制するものであるため、窒化物半導体層のエピタキシャル成長を可能にし、格子定数の不整合による窒化物半導体層の結晶性の悪化を防止する。

40 【0022】また、中間層は、結晶構造を有する炭化シリコン膜またはシリコンゲルマニウム膜とすることができる。このように中間層を炭化シリコン膜またはシリコンゲルマニウム膜の結晶薄膜とすることにより、格子定数の不整合を緩和し、かつ、中間層のアモルファス化を防止できる。

50 【0023】また、中間層の膜厚は10nm以下とすることができる。これにより、中間層の表面平坦性を向上して窒化物半導体層の結晶性を良好にできる。すなわち、中間層の膜厚が厚くなると、中間層の表面形状の悪化に起因して窒化物半導体層の結晶性が低下するが、中

間層の膜厚を10nm以下とすることにより前記のような不具合を抑制できる。

【0024】また、シリコン基板の表面を(100)面と物理的に等価な表面とした場合には、中間層および窒化物半導体層の結晶構造を立方晶系とすることができ、また、シリコン基板の表面を(111)面と物理的に等価な表面とした場合には、中間層および窒化物半導体層の結晶構造を六方晶系とすることができる。このように、本発明の半導体装置では、シリコン基板の表面の面方位を選択することにより、窒化物半導体層の結晶構造を、立方晶系あるいは六方晶系の何れかにすることができる。窒化物半導体層の結晶構造を立方晶系とした場合には、その加工性が向上し、製造工程を簡略化することが可能になる。

【0025】また、中間層と窒化物半導体層との格子定数差は5%以下とすることができる。格子定数差が5%以下であれば、良好な結晶性を有する窒化物半導体の結晶薄膜をエピタキシャル成長により形成することが可能となる。

【0026】(2)本発明の半導体装置の製造方法は、単結晶シリコンの基板上に窒化物半導体層をエピタキシャル成長させる工程の前処理として、基板の主面上に基板と窒化物半導体層との格子定数差を緩和する単結晶薄膜を形成するものである。

【0027】このような半導体装置の製造方法によれば、基板と窒化物半導体層との格子定数差を緩和する単結晶薄膜を形成するため、単結晶シリコンの基板上に良質な窒化物半導体層をエピタキシャル成長することができる。また、単結晶の薄膜を形成するためシリコン基板表面のアモルファス化を防止して窒化物半導体層のエピタキシャル成長を可能にすることができる。

【0028】この単結晶薄膜は、炭素原子またはゲルマニウム原子と水素原子とを含む分子からなるガスの雰囲気において基板を熱処理することにより形成することができる。このように、炭素原子またはゲルマニウム原子と水素原子とを含む分子からなるガスの雰囲気において基板を熱処理することによりSiCまたはSiGeの薄膜が単結晶薄膜としてシリコン基板上に形成され、このSiCまたはSiGeの単結晶薄膜を窒化物半導体層のエピタキシャル成長の際の中間層(バッファ層)として機能させる。これにより、シリコン基板上に良質な窒化物半導体層をエピタキシャル成長することができる。また、このように、シリコン基板上のSiCまたはSiGeの単結晶薄膜は、簡単な熱処理のみによって形成することができ、従来技術のような複雑な工程を採用する必要がない。これにより工程を簡略化することができる。すなわち、単結晶薄膜の形成後に行う窒化物半導体層のエピタキシャル成長の反応装置(反応槽)をそのまま用いて単結晶薄膜の形成(前処理)を行うことができる。

【0029】また、熱処理の条件は、基板の温度が70

0℃~1300℃の範囲、処理時間を1秒~1時間の範囲とすることができる。この条件により、シリコン基板上のSiCまたはSiGeの単結晶薄膜の膜厚を10nm以下にして、窒化物半導体層の結晶性を良好にすることができる。

【0030】また、単結晶薄膜の形成前に、基板を水素を含む酸性溶液で処理することができる。これにより、単結晶薄膜の形成前のシリコン基板の表面を水素原子で終端し、その清浄度を保持することができる。

【0031】また、窒化物半導体層は、ハライド気相エピタキシ法、有機金属化学反応成長法、有機金属分子線成長法、または、窒素ラジカル源を用いた分子線エピタキシ法を用いて形成することができる。すなわち、本発明の単結晶薄膜(中間層)を用いれば、特に窒化物半導体層の形成方法を限定する必要なく、あらゆるエピタキシャル成長法を採用することが可能である。

【0032】

【発明の実施の形態】以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0033】(実施の形態1)図1は、本実施の形態の半導体装置のシリコン基板上に窒化ガリウム膜を堆積するまでの工程を示した断面図である。

【0034】本実施の形態では、代表的な窒化物半導体層の例として、Si基板上に窒化ガリウム膜をヘテロエピタキシャル成長させる工程について説明する。

【0035】まず、(001)の面方位を持つSi基板4を用意し、表面を適当な方法により化学洗浄する(図1(a))。この状態では、Si基板4の表面には自然酸化膜5が形成されている。

【0036】次に、Si基板4を、たとえば1%のHF水溶液中に浸して化学洗浄を行う(図1(b))。これによって、Si基板4の表面の自然酸化膜5を除去するとともに、表面シリコン原子の結合手が水素で終端された水素終端面6を形成する。この水素終端面6は、Si基板4の表面の清浄度を保持し、一種の保護膜として機能する。

【0037】次に、Si基板4を分子線結晶成長(MBE)装置内に導入し、Si基板4の表面に約2nmの膜厚の単結晶SiC薄膜7を形成する(図1(c))。単結晶SiC薄膜7の形成は、たとえば、約 10^{-6} Torrのエタノール(C_2H_5OH)の雰囲気中で、Si基板4を温度約900℃、15分間の条件で加熱処理して形成する。

【0038】このような単結晶SiC薄膜7は、次工程で形成されるGaN膜8の格子定数とSi基板4の格子定数との差(ミスフィットf)を緩和するものである。すなわち、Si基板4上に直接GaN膜8を堆積しようとする場合には、ミスフィットfは15%以上となり、良質なGaN膜のエピタキシャル成長は期待できないが、単結晶SiC薄膜7とGaN膜8とのミスフィット

7

fは約2%となって、結晶性の良好なGa_{0.98}N_{0.02}膜8をSi基板4上に形成することが可能となる。

【0039】また、単結晶SiC薄膜7は、次工程のGa_{0.98}N_{0.02}膜8の堆積によるSi基板4表面のアモルファス化を防止する機能を有する。これにより、Si基板4表面のアモルファス化に起因するGa_{0.98}N_{0.02}膜8のエピタキシャル成長の困難性を回避できる。すなわち、アモルファス化の阻止およびミスフィットfの緩和の効果が相まって、安価なSi基板4上に良質なGa_{0.98}N_{0.02}膜8を形成することが可能となる。

【0040】このように、良質なGa_{0.98}N_{0.02}膜8をSi基板4上に形成できるのは、単結晶SiC薄膜7が良質な単結晶薄膜であることに基づくが、本発明者の検討によれば、以下のようなメカニズムにより単結晶SiC薄膜7が形成されると考えられる。すなわち、Si基板4の表面は水素末端面6で被覆されているため清浄表面が保持されており、また、前記熱処理によってエタノール中の炭素と水素末端面6の水素とが置換される反応が生じ、Si基板4の表面に極く薄い(約2nm)SiC薄膜が形成される。このような極く薄いSiC薄膜は、CVD等堆積反応により形成されるものではなく、Si基板4の表面での付着、置換反応により形成されるものであるため、Si基板4の結晶性を反映した良質な単結晶薄膜として形成される。

【0041】また、単結晶SiC薄膜7は、前記のような簡単な熱処理によりSi基板4の表面に形成され、しかも、熱処理はGa_{0.98}N_{0.02}膜8を形成するための分子線結晶成長(MBE)装置内で行われる。これにより、独立した熱処理装置における工程としてではなく、次工程の分子線結晶成長工程の前処理として簡便に単結晶SiC薄膜7を形成することができる。この結果、Si基板4上に厚いSiC膜あるいはGaAs膜をエピタキシャル成長させるような複雑な工程を採用することなく、簡便な熱処理工程により安価なSi基板4上に良質なGa_{0.98}N_{0.02}膜8を形成できる。

【0042】なお、単結晶SiC薄膜7の膜厚として2nm程度の場合を例示したが、単結晶SiC薄膜7がSi基板4上に均一な膜として形成される限り、さらに薄くても(単原子層程度の膜厚でも)かまわない。本発明者の実験検討によれば、現実に市販あるいは製造できるシリコンウェハを使用する限り、2nm程度の膜厚は必要である。これは、単結晶SiC薄膜7が必ずしも1原子層ずつ形成されるわけではなく、島状に形成されるため、2nm程度の膜厚にならなければSi基板4の表面を全て覆う膜にはならないためである。ただし、本発明は、この2nm以上の膜厚に限定されるわけではなく、単結晶SiC薄膜7が膜として形成される限り、単原子層程度の膜厚でもかまわないことは前記のとおりである。

【0043】また、単結晶SiC薄膜7の膜厚は、10

8

nm以下であることが好ましい。本発明者の実験検討によれば、単結晶SiC薄膜7の形成は、前記のとおり炭素原子の付着、および水素原子との置換反応が生じることにより形成されるが、シリコン原子はSi基板4から供給されることとなる。このシリコン原子の供給は、必ずしもSi基板4から均一に供給されるわけではなく、ある特定の領域から選択的に(不均一に)供給される傾向がある。このため、この特定の領域にはピット状の凹部が形成され、単結晶SiC薄膜7の膜厚が厚くなると、この凹部が拡大して単結晶SiC薄膜7の表面モルフォロジーが劣化する。これは、単結晶SiC薄膜7の結晶性の劣化をも意味する。本発明者の検討によれば、許容できる単結晶SiC薄膜7の凹凸のレベルは、単結晶SiC薄膜7の膜厚が10nmに相当する程度である。このため、単結晶SiC薄膜7の膜厚は10nm以下であることが好ましいことになる。

【0044】次に、分子線結晶成長法によりGa_{0.98}N_{0.02}膜8を堆積する(図1(d))。Ga_{0.98}N_{0.02}膜8の堆積は、たとえば有機ガリウムガスおよびアンモニア(NH₃)を原料ガスとし、基板温度600℃、反応時間1時間で、50nmの厚さにエピタキシャル成長させる。成長速度は、約50nm/hである。このようにして、図示するようなGa_{0.98}N_{0.02}のヘテロエピタキシャル成長膜を製造する。

【0045】本工程では、前記した前処理により単結晶SiC薄膜7が形成されているため、Ga_{0.98}N_{0.02}膜8の反応ガスであるアンモニアによりSi基板4の表面が窒化されてアモルファス化されることがない。また、ミスフィットfが緩和されている単結晶SiC薄膜7が形成されているため、Si基板4上に形成されたGa_{0.98}N_{0.02}膜8であっても、その結晶性は良好にすることができる。したがって、Ga_{0.98}N_{0.02}膜8あるいはその上層に形成される窒化物半導体層への不純物導入によるp型あるいはn型の導電率制御が可能であり、高効率かつ高性能な素子に適用することが可能である。

【0046】なお、ここでは、分子線結晶成長法によりGa_{0.98}N_{0.02}膜8を形成する例を示したが、他のエピタキシャル成長法、たとえばハライド気相エピタキシ法、有機金属化学反応成長法、または、窒素ラジカル源を用いた分子線エピタキシ法を用いて形成することができる。

【0047】この後、任意のGa_{0.98}N_{0.02}系の化合物半導体層を形成し、ダブルヘテロ構造のLED、単一量子井戸(SQW)構造のLED、あるいは、多重量子井戸(MQW)構造のLED等を形成できる。

【0048】本実施の形態の半導体装置の製造方法を用いれば、安価なSi基板4上に良好な結晶性を有するGa_{0.98}N_{0.02}膜8を簡便に形成することができる。

【0049】図2および図3は、本実施の形態により形成されたGa_{0.98}N_{0.02}膜の結晶評価結果を示し、図2は、反射高エネルギー電子線回折(RHEED)図形の観察を行っ

たパターン写真であり、図3は、透過電子顕微鏡により観察した界面部分の断面写真である。

【0050】反射高エネルギー電子線回折(RHEED)図形の観察は、Ga₂N膜8の成長後、MBE装置内でを行ったものである。この結果の解析から明らかなように、ヘテロエピタキシャル成長されたGa₂N膜8は、立方晶(zinc-blend)型の結晶構造を有する単結晶体であることがわかる。

【0051】また、図3に示す断面写真は、前記Si基板4をMBE室より取り出し、断面透過電子顕微鏡によりGa₂N膜8の界面部分を観察した結果であり、図に示すように、ヘテロエピタキシャル成長膜であるGa₂N膜8とSi基板4との界面に約2nmの厚さを持つSiCが形成されていること、および、Si基板4の表面には非晶質層の形成が見られないことがわかる。これらの観察結果から明らかなように、Ga₂N膜8をエピタキシャル成長する際の窒素原料照射による損傷は、先に形成した単結晶SiC薄膜7によって阻止されていることがわかる。なお、単結晶SiC薄膜7は、反射高エネルギー電子線回折により単結晶であることが確認されている。*20

*【0052】(実施の形態2) 実施の形態1においては、エタノール雰囲気での単結晶SiC薄膜7の形成の例について説明したが、エタノール雰囲気以外でも、アセチレン、エチレン等の炭化水素系ガス雰囲気中においても単結晶のSiC薄膜が形成される。すなわち、熱処理による単結晶SiC薄膜の形成に必要な雰囲気は、少なくとも炭素および水素を含む分子雰囲気によって実現できる。ここで、エタノールのように酸素を含む分子であっても単結晶SiC薄膜の形成には特に影響が生じないことは本発明者により確認されている。また、炭化水素系ガスにおいても炭素の結合様式(すなわち、一重結合であるか二重結合であるか)も単結晶SiC薄膜の形成には特に影響しない。

【0053】次に、炭化水素系ガス雰囲気中における単結晶SiC薄膜の形成の際に、熱処理温度および処理圧力が単結晶SiC薄膜の膜厚にどのように影響するかについて表1を用いて説明する。

【0054】

【表1】

表1

圧力 [Torr]	5 × 10 ⁻⁵	5 × 10 ⁻⁶	5 × 10 ⁻⁷
温度 [°C]			
850	20	--	--
900	50	20	--
950	100	40	20

【0055】表1は、反応時間10分における単結晶SiC薄膜の膜厚を熱処理の温度および処理雰囲気の圧力の相違について示した実験の結果表である。なお、膜厚の単位はオングストロームである。

【0056】圧力が高いほど単結晶SiC薄膜の膜厚は厚くなり、また、処理の温度が高いほど単結晶SiC薄膜の膜厚は厚くなる傾向にある。また、圧力が低く、温度が低い領域では、単結晶SiC薄膜が形成されない領域(表中「--」で示す)が存在する。このように、単結晶SiC薄膜の形成速度は圧力および時間に依存することから反応時間を調整して所定の膜厚を得ることができる。ただし、膜厚は、それが20nm以下である場合には反応時間に対して直線的に大きくなるが、20nm以上になると基板からのシリコンの供給がされず膜厚は飽和する。膜厚が飽和する時間は、5 × 10⁻⁵ Torrの場合で約10分、5 × 10⁻⁶ Torrの場合で約20分、5 × 10⁻⁷ Torrの場合で約60分である。

【0057】なお、ここでは、温度が850℃～950℃の場合を例示しているが、反応圧力の選択により700～1300℃の温度範囲で単結晶SiC薄膜が形成できることを確認している。また、単結晶SiC薄膜の膜厚は20nm程度まで形成できることは前記のとおりであるが、その最適膜厚は2nm～10nmの範囲であ

る。したがって、前記実験結果を基にして最適膜厚を選択し、反応時間は1秒～1時間の範囲とすることができる。

【0058】(実施の形態3) 図4は、本発明の他の実施の形態である発光ダイオードの一例を示した断面図である。本実施の形態3の発光ダイオード(LED)は、単一量子井戸(SQW)構造を有し、単結晶シリコン基板11上に、実施の形態1および2で説明したような単結晶SiC薄膜からなる中間層12、n型Ga₂N障壁層13、アンドープInGa₂N井戸層14、p型AlGa₂N障壁層15、p型Ga₂Nコンタクト層16を有し、n型Ga₂N障壁層13に接してn電極17、p型Ga₂Nコンタクト層16に接してp電極18が形成されている。

【0059】このようなLEDでは、単結晶シリコン基板11を用いて安価に構成することができ、また、単結晶SiC薄膜からなる中間層12を単結晶シリコン基板11とn型Ga₂N障壁層13との界面に形成しているため、n型Ga₂N障壁層13およびその上層に形成されるアンドープInGa₂N井戸層14、p型AlGa₂N障壁層15、p型Ga₂Nコンタクト層16の結晶性を良好に形成できる。この結果、活性層であるアンドープInGa₂N井戸層14等の結晶性を良好にして、高効率かつ高品質なLEDを構成できる。

【0060】なお、単結晶シリコン基板 11 上に単結晶 SiC 薄膜からなる中間層 12 および n 型 GaN 障壁層 13 を形成する方法は、実施の形態 1 または 2 の単結晶 SiC 薄膜 7 および GaN 膜 8 を形成する場合と同様である。また、アンドープ InGa_N 井戸層 14、p 型 AlGa_N 障壁層 15、p 型 GaN コンタクト層 16 の形成は、n 型 GaN 障壁層 13 と同様に MBE 法を用いて行うことができる。

【0061】（実施の形態 4）図 5 は、本発明のさらに他の実施の形態である半導体レーザの一例を示した断面図である。本実施の形態 4 の半導体レーザ（LD）は、多重量子井戸（MQW）構造を有し、単結晶シリコン基板 11 上に、実施の形態 1 および 2 で説明したような単結晶 SiC 薄膜からなる中間層 12、n 型 GaN コンタクト層 19、n 型 InGa_N クラック防止層 20、n 型 AlGa_N クラッド層 21、n 型 GaN ガイド層 22、InGa_N 発光層 23、p 型 AlGa_N 内部クラッド層 24、p 型 GaN ガイド層 25、p 型 AlGa_N クラッド層 26 および p 型 GaN コンタクト層 27 を有し、n 型 GaN コンタクト層 19 に接して n 電極 28、p 型 GaN コンタクト層 27 に接して p 電極 29 が形成されている。

【0062】このような LD では、実施の形態 3 と同様に、単結晶シリコン基板 11 を用いて安価に構成することができ、また、単結晶 SiC 薄膜からなる中間層 12 を単結晶シリコン基板 11 と n 型 GaN コンタクト層 19 との界面に形成しているため、n 型 GaN コンタクト層 19 およびその上層に形成される n 型 InGa_N クラック防止層 20、n 型 AlGa_N クラッド層 21、n 型 GaN ガイド層 22、InGa_N 発光層 23、p 型 AlGa_N 内部クラッド層 24、p 型 GaN ガイド層 25、p 型 AlGa_N クラッド層 26 および p 型 GaN コンタクト層 27 の結晶性を良好に形成できる。この結果、MQW 層である InGa_N 発光層 23 等の結晶性を良好にして、高効率かつ高品質な LD を構成できる。

【0063】なお、単結晶シリコン基板 11 上に単結晶 SiC 薄膜からなる中間層 12、n 型 GaN コンタクト層 19 等を形成する方法は実施の形態 3 と同様である。また、n 型 GaN コンタクト層 19 等の形成は、実施の形態 3 と同様に MBE 法を用いて行うことができる。

【0064】以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0065】たとえば、前記実施の形態では、SiC 膜を熱処理により形成したが、SiC 原料を用いたスパッタ等によって形成してもよい。

【0066】また、前記実施の形態では、Si 基板の面方位が（001）面の場合について説明したが、（00

1）面以外のいずれの面方位を用いてもよい。Si 基板の面方位に応じて SiC の方位も変化し、さらにまた、GaN 膜 8 の結晶構造も立方晶から六方晶（hexagonal）まで変化することが本発明者の実験により判明している。

【0067】さらに、前記実施の形態では、主に GaN 膜のヘテロエピタキシャル成長について説明したが、これに限らず、AlN 膜、InN 膜、およびこれらと III 族元素または IV 族元素との化合物等、他の窒化物半導体膜のヘテロエピタキシャル成長に対しても広く適用できる。

【0068】また、中間層として SiC 膜の場合を例示したが、これに代えて単結晶の SiGe 薄膜を適用してもよい。この場合も前記と同様の効果が得られる。

【0069】また、実施の形態 3 および 4 において、発光素子に適用した場合を説明したが、これに限らず、IC 等の半導体装置に適用してもよい。

【0070】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

【0071】（1）窒化物半導体の結晶薄膜を Si 基板上にエピタキシャル成長させるに際し、格子定数差の不整合を緩和するとともに Si 基板表面の非晶質化を防止することができる。

【0072】（2）安価な Si 基板上に良質な窒化物半導体の結晶薄膜をエピタキシャル成長させることができる良質な中間層（バッファ層）を提供できる。

【0073】（3）中間層を簡便に形成できる。

【0074】（4）Si 基板上に良質な窒化物半導体の結晶薄膜を形成できる。

【0075】（5）立方晶系あるいは六方晶系の何れかの結晶構造を任意に選択して Si 基板上に窒化物半導体の結晶薄膜を形成できる。

【図面の簡単な説明】

【図 1】（a）～（d）は、本発明の一実施の形態である半導体装置のシリコン基板上に窒化ガリウム膜を堆積するまでの工程を示した断面図である。

【図 2】実施の形態 1 で形成された GaN 膜の結晶評価結果を示し、反射高エネルギー電子線回折（RHEED）図形の観察を行ったパターン写真である。

【図 3】実施の形態 1 で形成された GaN 膜の結晶評価結果を示し、透過電子顕微鏡により観察した界面部分の断面写真である。

【図 4】本発明の他の実施の形態である発光ダイオードの一例を示した断面図である。

【図 5】本発明のさらに他の実施の形態である半導体レーザの一例を示した断面図である。

【符号の説明】

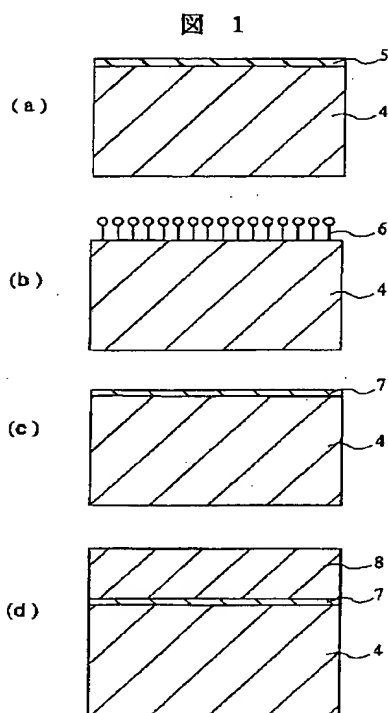
4 Si 基板

13

14

- 5 自然酸化膜
- 6 水素終端面
- 7 単結晶SiC薄膜
- 8 GaN膜
- 11 単結晶シリコン基板
- 12 中間層
- 13 n型GaN障壁層
- 14 アンダーブInGaN井戸層
- 15 p型AlGaN障壁層
- 16 p型GaNコンタクト層
- 17、28 n電極

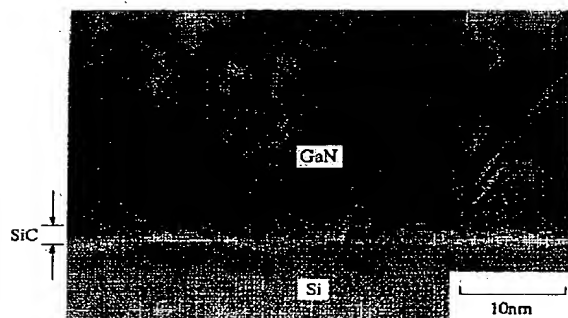
【図1】



4: Si基板
5: 自然酸化膜
6: 水素終端面
7: 単結晶SiC薄膜
8: GaN膜

【図3】

図 3



- 18、29 p電極
- 19 n型GaNコンタクト層
- 20 n型InGaNクラック防止層
- 21 n型AlGaNクラッド層
- 22 n型GaNガイド層
- 23 InGaN発光層
- 24 p型AlGaN内部クラッド層
- 25 p型GaNガイド層
- 26 p型AlGaNクラッド層
- 27 p型GaNコンタクト層
- f ミスフィット

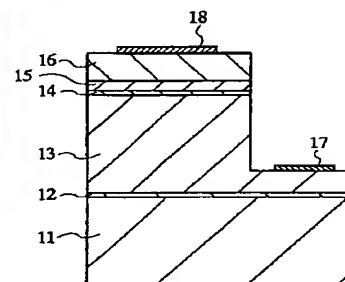
【図2】

図 2



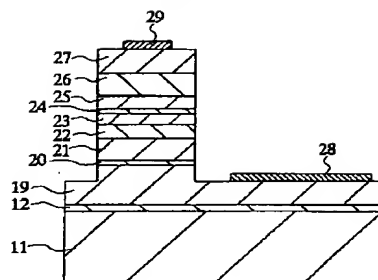
【図4】

図 4



【図5】

図 5



【手続補正書】

【提出日】平成 11 年 2 月 15 日

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項 1】 単結晶シリコンからなるシリコン基板と、前記シリコン基板上に形成された中間層と、前記中間層上にエピタキシャル成長された窒化物半導体層とを有する半導体装置であって、

前記シリコン基板は、その表面が（100）面と物理的に等価な表面であり、

前記中間層は、前記シリコン基板と窒化物半導体層との格子定数差を緩和するとともに、前記エピタキシャル成長の際の前記シリコン基板の窒化によるアモルファス化を抑制するものであり、

前記中間層および窒化物半導体層は、その結晶構造が立方晶系であることを特徴とする半導体装置。

【請求項 2】 請求項 1 記載の半導体装置であって、前記中間層は、結晶構造を有する炭化シリコン膜またはシリコンゲルマニウム膜であることを特徴とする半導体装置。

【請求項 3】 請求項 1 または 2 記載の半導体装置であって、前記中間層の膜厚は 10 nm 以下であることを特徴とする半導体装置。

【請求項 4】 請求項 1 ～ 3 の何れか一項に記載の半導

体装置であって、

前記中間層と窒化物半導体層との格子定数差は、5 % 以下であることを特徴とする半導体装置。

【請求項 5】 単結晶シリコンからなる基板上に窒化物半導体層をエピタキシャル成長させる工程の前処理として、前記基板の主面上に前記基板と前記窒化物半導体層との格子定数差を緩和する単結晶薄膜を形成する半導体装置の製造方法であって、

前記単結晶薄膜は、炭素原子またはゲルマニウム原子と水素原子とを含む分子からなるガスの雰囲気において前記基板を熱処理することにより形成されることを特徴とする半導体装置の製造方法。

【請求項 6】 請求項 5 記載の半導体装置の製造方法であって、

前記熱処理の条件を、前記基板の温度が 700℃～1300℃の範囲、処理時間を 1 秒～1 時間の範囲、とすることを特徴とする半導体装置の製造方法。

【請求項 7】 請求項 5 または 6 記載の半導体装置の製造方法であって、

前記単結晶薄膜の形成前に、前記基板を水素を含む酸性溶液で処理することを特徴とする半導体装置の製造方法。

【請求項 8】 請求項 5 ～ 7 の何れか一項に記載の半導体装置の製造方法であって、

前記窒化物半導体層は、ハライド気相エピタキシ法、有機金属化学反応成長法、有機金属分子線成長法、または、窒素ラジカル源を用いた分子線エピタキシ法を用いて形成されることを特徴とする半導体装置の製造方法。

フロントページの続き

(72) 発明者 廣山 雄一

茨城県つくば市東 1-1-4 工業技術院
産業技術融合領域研究所内